



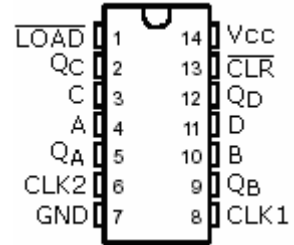
54LS197/74LS197

LSTTL 型可预置四位二进制计数器/锁存器

特点

- 进行四位二进制计数
- 全可编程序（预置）
- 完全独立的清除输入
- 输入二极管箝位简化系统设计
- 输出  $Q_A$  除了驱动时钟 2 输入端外，还能保持全扇出能力

外引线排列图



典型参数:

$f_{\text{工作频率}}=40\text{MHz}$

$P_d=80\text{mW}$

功能表

(工作) 方式选择表

| 输入                         |                                |                 | 工作模式   |
|----------------------------|--------------------------------|-----------------|--------|
| 清除 $\overline{\text{CLR}}$ | 计数/置数 $\overline{\text{LOAD}}$ | 时钟 $\text{CLK}$ |        |
| L                          | ×                              | ×               | 清零(复位) |
| H                          | L                              | ×               | 置数(预置) |
| H                          | H                              | ↓               | 计数     |

H=高电平 L=低电平

×=不定(高或低电平)

↓=由“高”→“低”电平的跃变

计数时序(注 A)

| 计数 | 输出    |       |       |       |
|----|-------|-------|-------|-------|
|    | $Q_D$ | $Q_C$ | $Q_B$ | $Q_A$ |
| 0  | L     | L     | L     | L     |
| 1  | L     | L     | L     | H     |
| 2  | L     | L     | H     | L     |
| 3  | L     | L     | H     | H     |
| 4  | L     | H     | L     | L     |
| 5  | L     | H     | L     | H     |
| 6  | L     | H     | H     | L     |
| 7  | L     | H     | H     | H     |
| 8  | H     | L     | L     | L     |
| 9  | H     | L     | L     | H     |
| 10 | H     | L     | H     | L     |
| 11 | H     | L     | H     | H     |
| 12 | H     | H     | L     | L     |
| 13 | H     | H     | L     | H     |
| 14 | H     | H     | H     | L     |
| 15 | H     | H     | H     | H     |

注 A: 输出  $Q_A$  接  $\text{CLK2}$  时钟输入端。



LSTTL 型可预置四位二进制计数器/锁存器

说明:

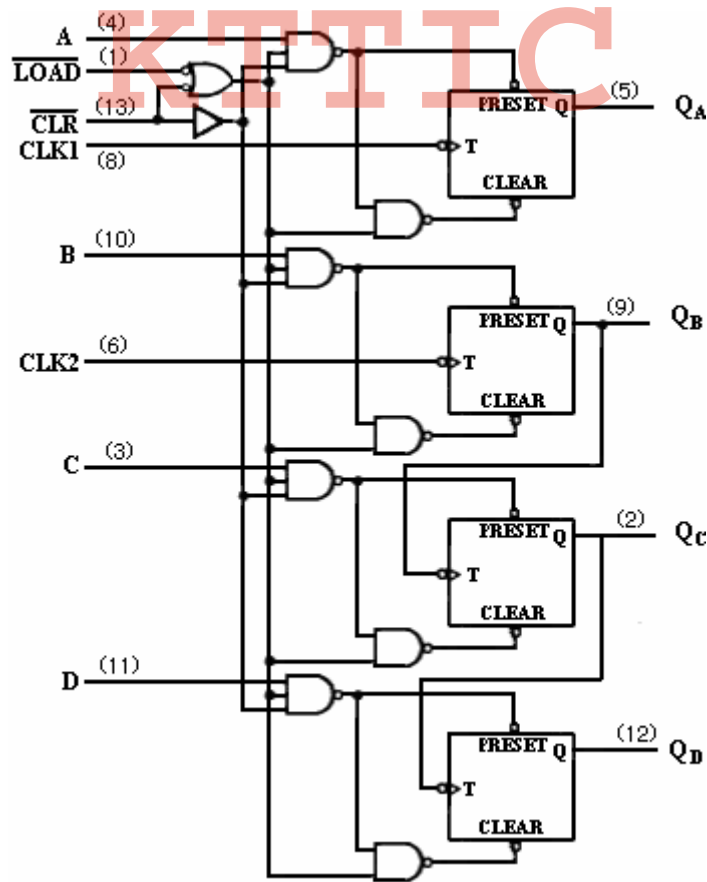
这种可预置四位二进制计数器是由四个直接耦合主从触发器组成，通过内部互连组成一个 2 分频和一个 8 分频计数器。这种四位计数器是可全编程的，即可通过在计数/置数输入上加一低电平，并在数据输入端加上所需的数据，就可将输出预置到任何电平。这些输出将随数据输入而变化，不受时钟状态的影响。

在计数操作期间，信号将在时钟脉冲的下跃变边沿传输到输出。这种计数器采用直接清除，当直接清除端是低电平时，则所有输出都为低电平，而不管时钟是什么状态。

假如将计数/置数输入当选通使用并将数据送入数据输入端，则这种计数器也可做 4 位寄存器使用。当计数/置数输入端为低电平时，输出将直接随数据输入而变，但当计数/置数输入为高电平时且时钟处于无效状态时，输出将保持不变。

所有输入端都用二极管箝位，以尽量减小传输线的影响，简化系统设计。本电路与大多数 TTL 和 DTL 逻辑系列相容。

逻辑图





54LS197/74LS197

LSTTL 型可预置四位二进制计数器/锁存器

推荐工作条件

| 符号              | 参数名称    | 74II  |                     |      | 54                  |    |      | 单位  |
|-----------------|---------|-------|---------------------|------|---------------------|----|------|-----|
|                 |         | 参数值   |                     |      | 参数值                 |    |      |     |
|                 |         | 最小    | 典型                  | 最大   | 最小                  | 典型 | 最大   |     |
| V <sub>CC</sub> | 电源电压    | 4.75  | 5                   | 5.25 | 4.5                 | 5  | 5.5  | V   |
| V <sub>IH</sub> | 输入高电平电压 | 2.0   |                     |      | 2.0                 |    |      | V   |
| V <sub>IL</sub> | 输入低电平电压 |       |                     | 0.8  |                     |    | 0.7  | V   |
| I <sub>OH</sub> | 输出高电平电流 |       |                     | -400 |                     |    | -400 | μA  |
| I <sub>OL</sub> | 输出低电平电流 |       |                     | 8    |                     |    | 4    | mA  |
| f <sub>CK</sub> | 时钟频率    | 时钟 1  | 0                   | 30   | 0                   | 30 |      | MHz |
|                 |         | 时钟 2  | 0                   | 15   | 0                   | 15 |      |     |
| t <sub>w</sub>  | 脉冲宽度    | 时钟 1  | 20                  |      | 20                  |    |      | ns  |
|                 |         | 时钟 2  | 30                  |      | 30                  |    |      |     |
|                 |         | 清除    | 15                  |      | 15                  |    |      |     |
|                 |         | 置数    | 20                  |      | 20                  |    |      |     |
| t <sub>su</sub> | 建立时间    | 高电平数据 | 10                  |      | 10                  |    |      | ns  |
|                 |         | 低电平数据 | 15                  |      | 15                  |    |      |     |
| t <sub>h</sub>  | 保持时间    | 高电平数据 | t <sub>w</sub> (置数) |      | t <sub>w</sub> (置数) |    |      | ns  |
|                 |         | 低电平数据 | t <sub>w</sub> (置数) |      | t <sub>w</sub> (置数) |    |      |     |
| t <sub>en</sub> | 计数使能时间  | 时钟 1  | 30                  |      | 30                  |    |      | ns  |
|                 |         | 时钟 2  | 60                  |      | 60                  |    |      |     |
| T <sub>A</sub>  | 工作环境温度  | -40   |                     | 85   | -55                 |    | 125  | °C  |

电性能 (除特别说明外, 均为全温度范围)

| 符号              | 参数名称              | 测试条件   | 74II                          |    |      | 54   |      |      | 单位 |
|-----------------|-------------------|--|-------------------------------|----|------|------|------|------|----|
|                 |                   |  | 参数值                           |    |      | 参数值  |      |      |    |
|                 |                   |  | 最小                            | 典型 | 最大   | 最小   | 典型   | 最大   |    |
| V <sub>IK</sub> | 输入钳位电压            | V <sub>CC</sub> =最小 I <sub>I</sub> =-18mA  |                               |    | -1.5 |      |      | -1.5 | V  |
| V <sub>OH</sub> | 输出高电平电压           | V <sub>CC</sub> =最小 V <sub>IL</sub> =最大<br>V <sub>IH</sub> =2V I <sub>OH</sub> =最大 | 2.7                           |    |      | 2.5  | 3.4  |      | V  |
| V <sub>OL</sub> | 输出低电平电压<br>(注 2)  | V <sub>CC</sub> =最小 V <sub>IL</sub> =最大<br>V <sub>IH</sub> =2V I <sub>OL</sub> =最大 |                               |    | 0.5  | 0.25 | 0.4  |      | V  |
| I <sub>I</sub>  | 输入电流<br>(最大输入电压时) | V <sub>CC</sub> =最大<br>V <sub>I</sub> =7V  | CLK2                          |    | 0.2  |      | 0.2  |      | mA |
|                 |                   |  | CLK1、 $\overline{\text{CLR}}$ |    | 0.2  |      | 0.2  |      |    |
|                 |                   |  | 其它                            |    | 0.1  |      | 0.1  |      |    |
| I <sub>IH</sub> | 输入高电平电流           | V <sub>CC</sub> =最大<br>V <sub>I</sub> =2.7V  | CLK2                          |    | 40   |      | 40   |      | μA |
|                 |                   |  | CLK1、 $\overline{\text{CLR}}$ |    | 40   |      | 40   |      |    |
|                 |                   |  | 其它                            |    | 20   |      | 20   |      |    |
| I <sub>IL</sub> | 输入低电平电流           | V <sub>CC</sub> =最大<br>V <sub>I</sub> =0.4V  | CLK1                          |    | -2.4 |      | -2.4 |      | mA |
|                 |                   |  | CLK2                          |    | -1.3 |      | -1.3 |      |    |
|                 |                   |  | $\overline{\text{CLR}}$       |    | -0.8 |      | -0.8 |      |    |
|                 |                   |  | 其它                            |    | -0.4 |      | -0.4 |      |    |
| I <sub>OS</sub> | 输出短路电流            | V <sub>CC</sub> =最大 V <sub>O</sub> =0V   | -20                           |    | -100 | -20  | -100 | mA   |    |
| I <sub>CC</sub> | 电源电流              | V <sub>CC</sub> =最大 (注 1)  |                               |    | 27   | 16   | 27   | mA   |    |

注 1: 测 I<sub>CC</sub> 时, 所有输出开路, 所有输入接地。

注 2: Q<sub>A</sub> 输出的测试条件是规定的 I<sub>OL</sub> 加上时钟 2 (CLK2) 输入的 I<sub>IL</sub> 极限值。这样可以驱动时钟 2 输入端而同时保持全扇出能力。

所有典型值均在 V<sub>CC</sub>=5.0V, T<sub>A</sub>=25°C 下测量得出。



54LS197/74LS197

LSTTL 型可预置四位二进制计数器/锁存器

交流（开关）参数 (V<sub>CC</sub>=5.0V, T<sub>A</sub>=25°C)

| 符号               | 参数名称   | 从（输入）               | 到（输出）                            | 测试条件  | 参数值 |    |    | 单位  |
|------------------|--------|---------------------|----------------------------------|---|-----|----|----|-----|
|                  |        |                     |                                  |   | 最小  | 典型 | 最大 |     |
| f <sub>max</sub> | 最大时钟频率 | CLK1                | Q <sub>A</sub>                   | C <sub>L</sub> =15pF<br>R <sub>L</sub> =2kΩ | 30  | 40 |    | MHz |
| t <sub>PLH</sub> | 传输延迟时间 | 时钟 1                | Q <sub>A</sub>                   |   |     | 8  | 15 | ns  |
| t <sub>PHL</sub> | 传输延迟时间 | CLK1                |                                  |   |     | 14 | 21 |     |
| t <sub>PLH</sub> | 传输延迟时间 | 时钟 2                | Q <sub>B</sub>                   |   |     | 12 | 19 | ns  |
| t <sub>PHL</sub> | 传输延迟时间 | CLK2                |                                  |   |     | 23 | 35 |     |
| t <sub>PLH</sub> | 传输延迟时间 | 时钟 2                | Q <sub>C</sub>                   |   |     | 34 | 51 | ns  |
| t <sub>PHL</sub> | 传输延迟时间 | CLK2                |                                  |   |     | 42 | 63 |     |
| t <sub>PLH</sub> | 传输延迟时间 | 时钟 2                | Q <sub>D</sub>                   |   |     | 55 | 78 | ns  |
| t <sub>PHL</sub> | 传输延迟时间 | CLK2                |                                  |   |     | 63 | 95 |     |
| t <sub>PLH</sub> | 传输延迟时间 | 数据                  | Q <sub>A</sub> 、Q <sub>B</sub> 、 |   |     | 18 | 27 | ns  |
| t <sub>PHL</sub> | 传输延迟时间 | A、B、C、D             | Q <sub>C</sub> 、Q <sub>D</sub>   |   |     | 29 | 44 |     |
| t <sub>PLH</sub> | 传输延迟时间 | 计数/置数               | 任一 Q                             |   |     | 26 | 39 | ns  |
| t <sub>PHL</sub> | 传输延迟时间 | $\overline{LOAD}$   |                                  |   |     | 30 | 45 |     |
| t <sub>PHL</sub> | 传输延迟时间 | 清零 $\overline{CLR}$ | 任一 Q                             |   |     | 34 | 51 | ns  |

KTTIC