



54LS174/74LS174

LSTTL 型六 D 触发器 (带清零)

特点:

- 有缓冲时钟和直接清除输入;
- 每个触发器的数据输入都独立;
- 应用包括: 缓冲/储存寄存器、移位寄存器、图形发生器。

典型参数:

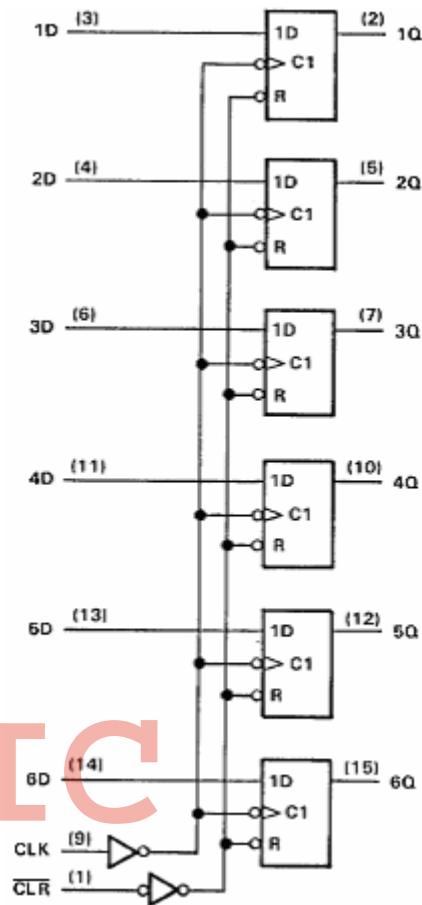
$f_{\text{工作频率}}=40\text{MHz}$
 $P_d=80\text{mW}$

功能表

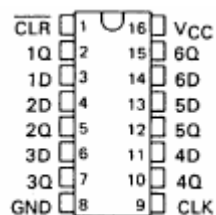
输入			输出
清零	时钟	数据	
$\overline{\text{CLR}}$	CLK	D	Q
L	×	×	L
H	↑	H	H
H	↑	L	L
H	L	×	Q_0

H=高电平 L=低电平 ×=任意
 ↑=从低电平过渡到高电平
 Q_0 =建立稳态输入条件之前的 Q 电平

逻辑图



外引线排列图



说明:

本电路是单向正沿触发的六 D 触发器, 有公用的时钟和公用的清零。在时钟脉冲正跃变的沿上, 满足建立时间的 D 输入信息可传至 Q 输出。时钟的触发产生于特定的电压电平上, 同脉冲的正跃变时间无直接关系。不管时钟输入的电平是高或是低, D 输入信号不影响输出。电路同其它 TTL 和 DTL 完全相容。



54LS174/74LS174

LSTTL 型六 D 触发器 (带清零)

推荐工作条件

符号	参数名称	74 II			54			单位
		参数值			参数值			
		最小	典型	最大	最小	典型	最大	
V _{CC}	电源电压	4.75	5	5.25	4.5	5	5.5	V
V _{IH}	输入高电平电压	2.0			2.0			V
V _{IL}	输入低电平电压			0.8			0.7	V
I _{OH}	输出高电平电流			-400			-400	μA
I _{OL}	输出低电平电流			8			4	mA
f _{CK}	时钟频率	0		30	0		30	MHz
t _w	时钟或清零脉冲宽度	20			20			ns
t _{su}	建立时间	数据输入	20		20			ns
		清除无效态	25		25			ns
t _h	数据保持时间	5			5			ns
T _A	工作环境温度	-40		85	-55		125	°C

电性能: (除特别说明外, 均为全温度范围)

符号	参数名称	测试条件	74 II			54			单位
			参数值			参数值			
			最小	典型	最大	最小	典型	最大	
V _{IK}	输入钳位电压	V _{CC} =最小 I _I =-18mA			-1.5			-1.5	V
V _{OH}	输出高电平电压	V _{CC} =最小 V _{IL} =最大 V _{IH} =2V I _{OH} =最大	2.7			2.5	3.4		V
V _{OL}	输出低电平电压	V _{CC} =最小 V _{IL} =最大 V _{IH} =2V I _{OL} =最大			0.5	0.25	0.4		V
I _I	输入电流 (最大输入电压时)	V _{CC} =最大 V _I =7V			0.1		0.1		mA
I _{IH}	输入高电平电流	V _{CC} =最大 V _I =2.7V			20		20		μA
I _{IL}	输入低电平电流	V _{CC} =最大 V _I =0.4V			-0.4		-0.4		mA
I _{OS}	输出短路电流	V _{CC} =最大 V _O =0V	-20		-100	-20		-100	mA
I _{CC}	电源电流	V _{CC} =最大 (注)			26	16	26		mA

注: 测 I_{CC} 时, 所有输出开路, 所有数据和清零输入接 4.5V, 在时钟输入瞬时接地后, 再接 4.5V 然后测量。

所有典型值均在 V_{CC}=5.0V, T_A=25°C 下测量得出。

交流 (开关) 参数: V_{CC}=5.0V, T_A=25°C

符号	参数名称	从 (输入)	到 (输出)	测试条件	参数值			单位
					最小	典型	最大	
f _{max}	最大时钟频率	CLK	Q	C _L =15pF	30	40		MHz
t _{PHL}	传输延迟时间	CLR	Q			23	35	ns
t _{PLH}	传输延迟时间	CLK				20	30	
t _{PHL}	传输延迟时间			R _L =2kΩ		21	30	