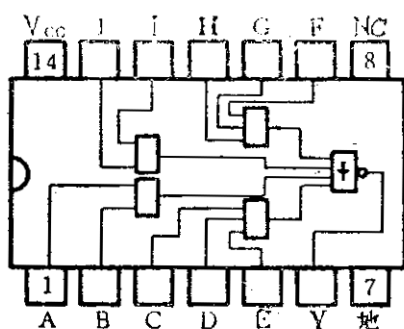


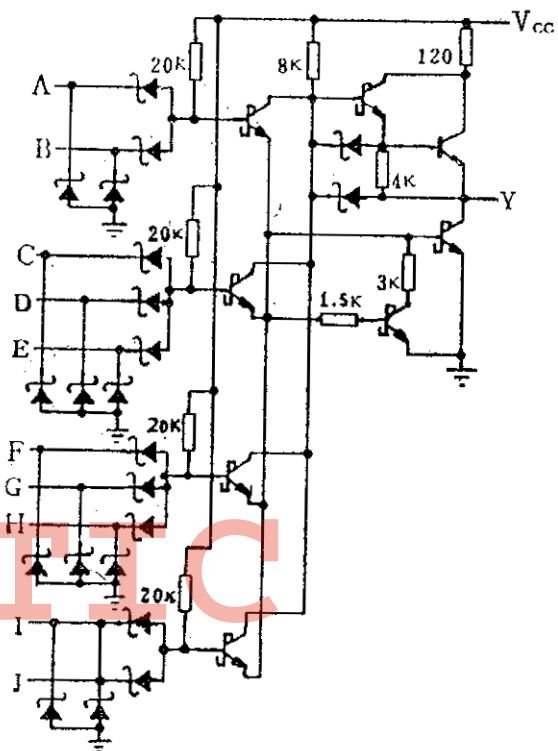
54LS54/74LS54 四路2-3/3-2输入与或非门

典型参数: $t_{pd} = 12.5ns$ $P_d = 4.5mw/每门$

外引线排列及逻辑图



参考线路



逻辑表达式:

$$Y = \overline{AB} + CDE + FGH + IJ$$

参 数

符 号	参 数 名 称		参 数 值			单 位	测 试 条 件
			最小	典型	最大		
V _{IH}	输入高电平		2.0			V	
V _{IL}	输入低电平	54			0.7	V	
		74			0.8		
V _{CD}	输入钳位电压				-1.5	V	V _{CC} =最小 I _I =-18mA
V _{OH}	输出高电平	54	2.5	3.4		V	V _{CC} =最小 I _{OH} =-400 μ A V _I =V _{IL} 最大
		74	2.7	3.4			
V _{OL}	输出低电平	54, 74		0.25	0.4	V	V _{CC} =最小 I _{OL} =4.0mA V _I =2.0V
		74		0.35	0.5		V _{CC} =最小 I _{OL} =8.0mA V _I =2.0V
I _{IH}	输入高电平电流			1.0	20	μ A	V _{CC} =最大 V _I =2.7V
I _I	最大输入电压下的输入电流				0.1	mA	V _{CC} =最大 V _I =7V
I _{IL}	输入低电平电流				-0.4	mA	V _{CC} =最大 V _I =0.4V
I _{OS}	输出短路电流		-15		-100	mA	V _{CC} =最大 V _O =0V
I _{CCH}	高电平输出电源电流			0.8	1.6	mA	V _{CC} =最大 V _I =0V
I _{CCL}	低电平输出电源电流			1.0	2.0	mA	V _{CC} =最大 输入开路
t _{PLH}	关闭延迟			12	20	ns	V _{CC} =5.0V R _L =2kΩ
t _{PHL}	导通延迟			12.5	20	ns	C _L =15pF