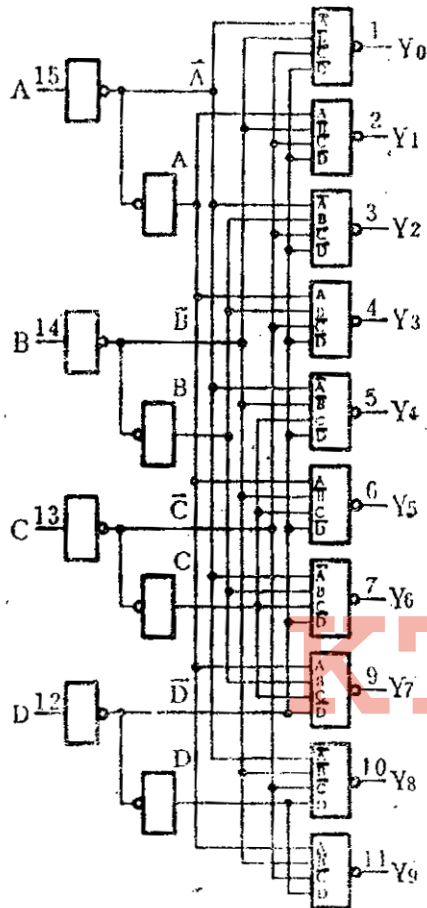


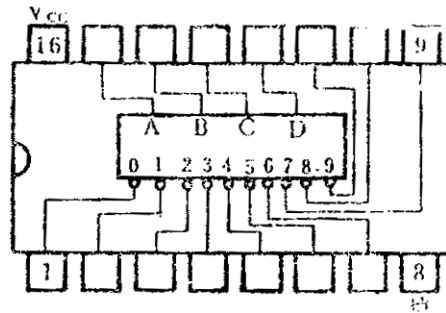
54LS42/74LS42 4线-10线译码器

典型参数: $t_{pd} = 17ns$ $P_d = 35mw$

逻辑图



外引线排列图



本电路有如下特点:

- 多功能
- 输出端互不相同
- 有解调能力
- 输入钳位二极管限制了高速终端效应
- 同全部的TTL电路和CMOS电路相容

说 明

LS42 由 8 个反相器和 10 个 4 输入端的与非门组成。反相器成对连接以接受 4 位 BCD 输入，经由与非门译码后输出，该电路为 BCD—十进制的多用途译码器。其输入为高电平有效，而输出是低电平有效。

LS42 的逻辑设计保证了当大于 9 的二进制代码加到输入端上时，所有的输出端均处于高电平（无效）。当 LS42 用作 3 线—8 线译码时，最高有效输入 D 可产生一个有用的“禁止”功能。D 输入还可在 8 输出的解调应用中用来作为数据输入。

参 数 表

符号	参 数 名 称	参 数 值			单位	
		最小	典型	最大		
V _{CC}	电源电压	54	4.5	5	5.5	V
		74	4.75	5	5.25	
I _{OH}	输出高电平电流				-400	μ A
I _{OL}	输出低电 平电流	54			4	mA
		74			8	
T _A	工作温度	54	-55		125	℃
		74	0		70	

符号	参 数 名 称	参 数 值			单位	测 试 条 件
		最小	典型	最大		
V _{IH}	输入高电平	2			V	
V _{IL}	输入低电平	54		0.7	V	
		74		0.8		
V _{CD}	输入钳位电压			-1.5	V	V _{CC} =最小 I _I =-18mA
V _{OH}	输入高电平电流	54	2.5	3.5	V	V _{CC} =最小 V _{IH} =2V V _{IL} =最大 I _{OH} =-400 μ A
		74	2.7	3.5		
V _{OL}	输出低电平	54,74	0.25	0.4	V	I _{OL} =4mA V _{CC} =最小 I _{OL} =8mA V _{IL} =V _{IL} 最大 V _{IH} =2V
		74	0.35	0.5		
I _I	输入电流 (最大输入电压时)			0.1	mA	V _{CC} =最大 V _I =7V
I _{IH}	输入高电平电流			20	μ A	V _{CC} =最大 V _I =2.7V
I _{IL}	输出低电平电流			-0.4	mA	V _{CC} =最大 V _I =0.4V
I _{OS}	输出短路电流	-15		-100	mA	V _{CC} =最大 V _O =0V
I _{CC}	电源电流		7	13	mA	V _{CC} =最大 注
t _{PHL}	传输延迟时间, 高到低电平从 A、B、C 或 D 经 2 层逻辑输出		15	25	ns	V _{CC} =5V C _L =15pF R _L =2kΩ
t _{PHL}	传输延迟时间, 高到低电平从 A、B、C 或 D 经 3 层逻辑输出		20	30	ns	
t _{PLH}	传输延迟时间, 低到高电平从 A、B、C 或 D 经 2 层逻辑输出		15	25	ns	
t _{PLH}	传输延迟时间, 低到高电平从 A、B、C 或 D 经 3 层逻辑输出		20	30	ns	

注: 全部输出端开路, 输入端接地测 I_{CC}.
 输入等效电路见附图 1, Req=17kΩ
 输出等效电路见附图 11, R=120Ω