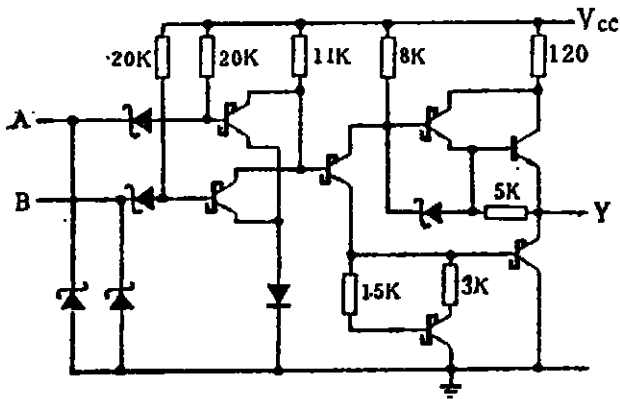


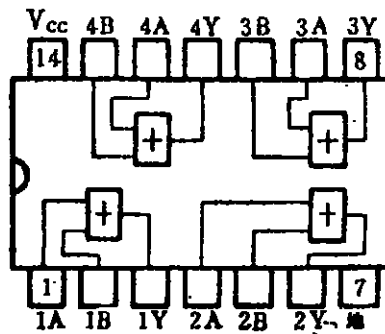
54LS32/74LS32 四2输入或门

典型参数: $t_{PD} = 12ns$ $P_D = 5mw/每门$

参考线路 (1/4)



外引线排列及逻辑图



54LS32 / 74LS32 参数

符号	参数名称	参数值			单位	测试条件	
		最小	典型	最大			
V_{IH}	输入高电平	2			V		
V_{IL}	输入低电平	54LS32		0.7	V		
		74LS32		0.8			
V_{CD}	输入钳位电压			-1.5	V	$V_{CC} = \text{最小}$ $I_I = -18mA$	
V_{OH}	输出高电平	54LS32	2.5	3.4	V	$V_{CC} = \text{最小}$ $I_{OH} = -400 \mu A$	
		74LS32	2.7	3.4			
V_{OL}	输出低电平	54, 74		0.25	V	$I_{OL} = 4mA$	$V_{CC} = \text{最小}$ $V_I = V_{IL} \text{最大}$
		74LS32		0.35		$I_{OL} = 8mA$	
I_{IH}	输入高电平电流			20	μA	$V_{CC} = \text{最大}$	$V_I = 2.7V$
				0.1	mA	$V_{CC} = \text{最大}$	$V_I = 7V$
I_{IL}	输入低电平电流			-0.4	mA	$V_{CC} = \text{最大}$	$V_I = 0.4V$
I_{OS}	输出短路电流	-15		-100	mA	$V_{CC} = \text{最大}$	$V_O = 0V$
I_{CCH}	输出高电平电源电流		3.1	6.2	mA	$V_{CC} = \text{最大}$	$V_I = 0V$
I_{CCL}	输出低电平电源电流		4.9	9.8	mA	$V_{CC} = \text{最大}$	输入开路
t_{PLH}	关闭延迟		14	22	ns	$V_{CC} = 5.0V$	$R_L = 2k\Omega$
t_{PHL}	导通延迟		14	22	ns	$C_L = 15pF$	