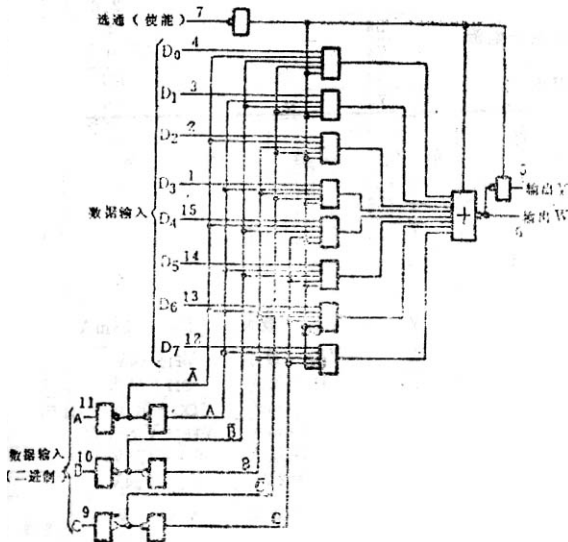
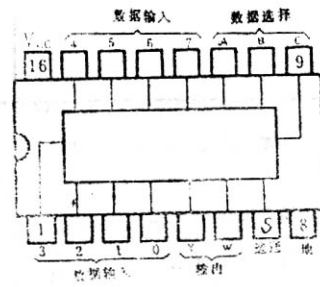


典型参数:  $t_{pd} = 17ns$   $P_D = 35mw$

逻辑图



外引线排列图



功能表

输入			输出		
选择			选通	Y	W
C	B	A	S		
X	X	X	H	Z	Z
L	L	L	L	D <sub>0</sub>	D <sub>0</sub>
L	L	H	L	D <sub>1</sub>	D <sub>1</sub>
L	H	L	L	D <sub>2</sub>	D <sub>2</sub>
L	H	H	L	D <sub>3</sub>	D <sub>3</sub>
H	L	L	L	D <sub>4</sub>	D <sub>4</sub>
H	L	H	L	D <sub>5</sub>	D <sub>5</sub>
H	H	L	L	D <sub>6</sub>	D <sub>6</sub>
H	H	H	L	D <sub>7</sub>	D <sub>7</sub>

H = 高电平, L = 低电平;

X = 不定, Z = 高阻抗(截止);

D<sub>0</sub>、D<sub>1</sub>……D<sub>7</sub> = 相应D输入的电平。

### 54LS251 / 74LS251 说明

54LS251 / 74LS251 电路是单片数据选择器/多路调制器 包含芯片上全二进制译码的8 个数据选一并以选通三态输出为特点。选通必须处于低逻辑电平, 以使本电路赋能。三态输出允许某些输出同公用总线连结。当选通输出为“高”时, 两输出端正都处于高阻态。在高阻态中, 每图腾柱输出的上、下两晶体管都被关闭且输出既不驱动总线亦不负载总线。当选通为“低”时, 输出被启动并如标准TTL 图腾柱输出那样工作。欲使两输出端取得接相反逻辑电平的公用总线的可能性最小, 所设计的输出控制电路必须使输出的平均禁止时间更短于输出的平均赋能时间。

### 54LS251 / 74LS251 特点

- LS251 为三态输出型
- 实行并行对串行的变换
- 三态输出直接同系统总线接口
- 允许由N 线多路调制到1 线
- 互补输出产生原码与反码的数据
- 同大多数的TTL 和DTL 电路完全相容

符号	参数名称		参 数 值			单 位
			最 小	典 型	最 大	
V <sub>CC</sub>	电 源 电 压	54LS251	4.5	5	5.5	V
		74LS251	4.75	5	5.25	
I <sub>OH</sub>	输出高电平电流	54LS251			-1	mA
		74LS251			-2.6	
I <sub>OL</sub>	输出低电平电流	54LS251			4	mA
		74LS251			8	
T <sub>A</sub>	工作温度	54LS251	-55		125	°C
		74LS251	0		70	

54LS251 / 74LS251 规范表

符号	参 数 名 称		参 数 值			单 位	测 试 条 件	
			最 小	典 型	最 大			
V <sub>IH</sub>	输入高电平电压		2			V		
V <sub>IL</sub>	输入低电平电压	54LS251			0.7	V		
		74LS251			0.8	V		
V <sub>CD</sub>	输入钳位电压				-1.5	V	V <sub>CC</sub> =最小 I <sub>I</sub> =-18mA	
V <sub>OH</sub>	输出高电平电压	54LS251	2.4	3.4		V	V <sub>CC</sub> =最小 V <sub>IH</sub> =2V	
		74LS251	2.4	3.1			V <sub>IL</sub> =最大 I <sub>OH</sub> =最大	
V <sub>OL</sub>	输出低电平电压	54,74		0.25	0.4	V	I <sub>OL</sub> =4mA	V <sub>CC</sub> =最小 V <sub>IH</sub> =2V
		74LS251		0.35	0.5		I <sub>OL</sub> =8mA	
I <sub>O(关)</sub>	关态输出电流 (高阻抗)				20	μA	V <sub>O</sub> =2.7V	V <sub>CC</sub> =最大
					-20		V <sub>O</sub> =0.4V	
I <sub>I</sub>	最大输入电压下输入电流				0.1	mA	V <sub>CC</sub> =最大	V <sub>I</sub> =7V
I <sub>IH</sub>	输入高电平电流				20	μA	V <sub>CC</sub> =最大	V <sub>I</sub> =2.7V
I <sub>IL</sub>	输入低电平电流				-0.4	mA	V <sub>CC</sub> =最大	V <sub>I</sub> =0.4V
I <sub>OS</sub>	输出短路电流		-30		-130	mA	V <sub>CC</sub> =最大	
I <sub>CC</sub>	电源电流			6.1	10	mA	条件A	V <sub>CC</sub> =最大
				7.1	12		条件B	
t <sub>PLH</sub>	从A、B或C (4级输入)	到Y		29	45	ns	C <sub>L</sub> =15pF R <sub>L</sub> =2kΩ V <sub>CC</sub> =5V	
t <sub>PHL</sub>				28	45			
t <sub>PLH</sub>	从A、B或C (3级输入)	W		20	33	ns		
t <sub>PHL</sub>				21	33			
t <sub>PLH</sub>	任一个D	Y		17	28	ns		
t <sub>PHL</sub>				18	28			
t <sub>PLH</sub>	任一个D	W		10	15	ns		
t <sub>PHL</sub>				9	15			
t <sub>ZH</sub>	选通	Y		30	45	ns		
t <sub>ZL</sub>				26	40			

符号	参 数 名 称	参 数 值			单 位	测 试 条 件
		最小	典型	最大		
t <sub>ZH</sub>	选通	W	17	27	ns	C <sub>L</sub> =5pF R <sub>L</sub> =2kΩ V <sub>CC</sub> =5V
t <sub>ZL</sub>			24	40		
t <sub>HZ</sub>	选通	Y	30	45	ns	
t <sub>LZ</sub>			15	25		
t <sub>HZ</sub>	选通	W	37	55	ns	
t <sub>LZ</sub>			15	25		

注：输出开路，所有数据和选择输入接4.5V情况下I<sub>CC</sub>测试条件是：

A. 选通端接地 B. 选通端接4.5V

输入等效电路见附图1. A、B、C、S：Req = 20kΩ

D<sub>0</sub>~D<sub>7</sub>：Req = 17kΩ

输出等效电路见附图11. R = 100Ω

KTTIC