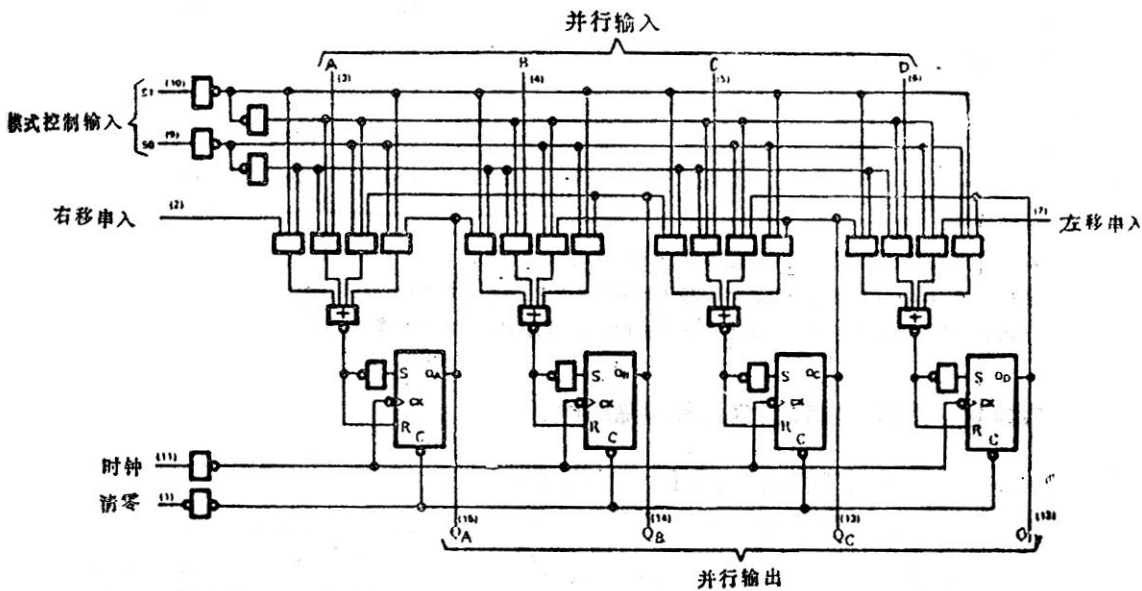


# 54LS194A/74LS194A 4位双向通用移位寄存器

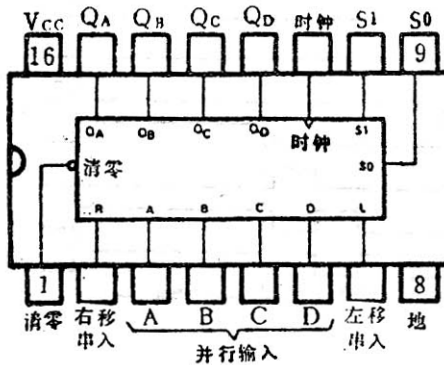
典型参数:  $f_s = 25\text{MHz}$   $P_D = 75\text{mw}$

逻辑图



并行输出  
**KTTIC**

外引线排列图



**特点**

- 并行输入和输出
- 四种工作方式  
同步并行置数  
右移  
左移  
不动
- 正沿触发的时钟控制
- 无条件直接清零

功 能 表

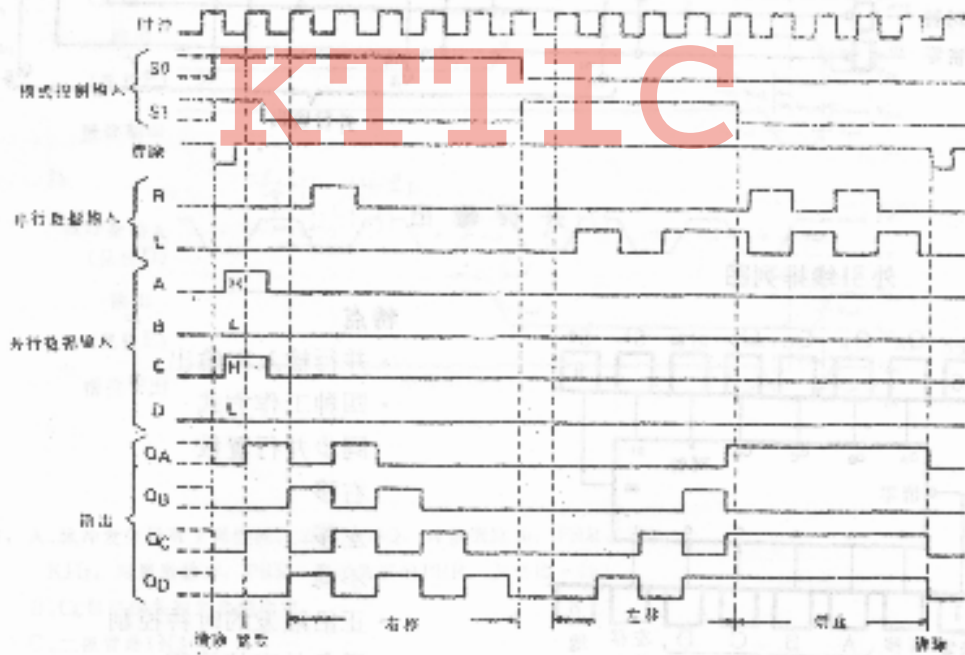
清零	模 式		时钟	串 行				并 行				输 出			
	S1	S0		左	右	A	B	C	D	QA	QB	QC	QD		
										QA0	QB0	QC0	QD0		
L	x	x	x	x	x	x	x	x	x	L	L	L	L		
H	x	x	L	x	x	x	x	x	x	QA0	QB0	QC0	QD0		
H	H	H	↑	x	x	a	b	c	d	a	b	c	d		
H	L	H	↑	x	H	x	x	x	x	H	QA1	QB1	QC1		
H	L	H	↑	x	L	x	x	x	x	L	QA1	QB1	QC1		
H	H	L	↑	H	x	x	x	x	x	QB1	QC1	QD1	H		
H	H	L	↑	L	x	x	x	x	x	QB1	QC1	QD1	L		
H	L	L	x	x	x	x	x	x	x	QA0	QB0	QC0	QD0		

a, b, c, d - 分别为A, B, C或D输入端上稳定状态输入的电平。

QA0 QB0 QC0 QD0 = 在已建立稳定状态输入条件之前QA, QB, QC或QD相应的电平。

QA1, QB1, QC1, QD1 = 在同一最新卡联变之前, 分别为QA, QB, QC或QD的电平。

典型清除、右移、左移、禁止和清除时序



54LS194A / 74LS194A 参数

符号	参数名称		参 数 值			单 位
			最小	典型	最大	
V <sub>CC</sub>	电源电压	54	4.5	5	5.5	V
		74	4.75	5	5.25	
I <sub>OH</sub>	输出高电平电流				-400	μA
I <sub>OL</sub>	输出低电平电流	54			4	mA
		74			8	
f <sub>CK</sub>	时钟频率		0		25	MHz
t <sub>w</sub>	时钟或清零脉宽		20			ns
t <sub>su</sub>	建立时间	方式控制	30			ns
		串并行数据	20			
		清除无效态	25			
t <sub>h</sub>	维持时间(任意输入条件下)		0			ns
T <sub>A</sub>	工作环境温度	54	-55		125	℃
		74	0		70	

54LS194A / 74LS194A 参数

符号	参 数 名 称		参 数 值			单 位	测 试 条 件	
			最小	典型	最大			
V <sub>IH</sub>	输入高电平		2			V		
V <sub>IL</sub>	输入低电平	54			0.7	V		
		74			0.8	V		
V <sub>CD</sub>	输入钳位电压				-1.5	V	V <sub>CC</sub> =最小 I <sub>I</sub> =-18mA	
V <sub>OH</sub>	输出高电平	54	2.5	3.4		V	V <sub>CC</sub> =最小 V <sub>IH</sub> =2V	
		74	2.7	3.4			V <sub>IL</sub> =最大 I <sub>OH</sub> =-400 μA	
V <sub>OL</sub>	输出低电平	54,74		0.25	0.4	V	I <sub>OL</sub> =4mA	V <sub>CC</sub> =最小
		74		0.35	0.5		I <sub>OL</sub> =8mA	V <sub>IL</sub> =最大 V <sub>IH</sub> =2V
I <sub>I</sub>	输入电流(最大输入电压时)				0.1	mA	V <sub>CC</sub> =最大 V <sub>I</sub> =7V	
I <sub>IH</sub>	输入高电平电流				20	μA	V <sub>CC</sub> =最大 V <sub>I</sub> =2.7V	
I <sub>IL</sub>	输入低电平电流				-0.4	mA	V <sub>CC</sub> =最大 V <sub>I</sub> =0.4V	
I <sub>OS</sub>	短路输出电流		-15		-100	mA	V <sub>CC</sub> =最大	
I <sub>CC</sub>	电源电流			15	23	mA	V <sub>CC</sub> =最大 注	
f <sub>max</sub>	最大时钟频率		25	36		MHZ		
t <sub>PHL</sub>	清零传输延迟时间			19	30	ns	C <sub>L</sub> =15pF R <sub>L</sub> =2kΩ	
t <sub>PLH</sub>	时钟传输延迟时间			14	22	ns		
t <sub>PHL</sub>	时钟传输延迟时间			17	26	ns		

注：测I<sub>CC</sub>时，全部输出端开路，输入A—D接地，S<sub>0</sub>、S<sub>1</sub>、清除和串行输入接4.5V，时钟端先瞬时接地，然后接4.5V。

**说明:**

本电路等效于46个门,是以并入、并出、右移串入、和左移串入,工作方式控制输入和直接无条件的清零线等为特征的。所设计的这双向移位寄存器实际上组合了系统设计者可在一个移位寄存器上所要的全部特点。电路有四个不同的工作方式为:

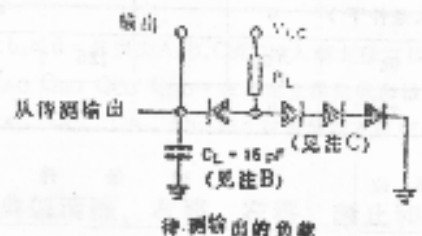
- 并行(并排)(置数)
- 右移( $Q_A$ 向着 $Q_D$ 的方向)
- 左移( $Q_D$ 向着 $Q_A$ 的方向)
- 禁止时钟(不动)

同步的并行置数是通过加4个数据位,和取方式控制输入端 $S_0$ 和 $S_1$ 为“高”而完成的。在时钟输入的正跃变之后,可把数据加入到相应的触发器上。当置数时,串行数据流被禁止。

右移是在 $S_0$ 为“高”和 $S_1$ 为“低”时,用时钟的脉冲上升沿去同步地完成。这方式的串行数据是在右移数据输入端上进行。当 $S_0$ 为“低”和 $S_1$ 为“高”时,可同步地左移数据,而新数据被送入左移串行输入端。

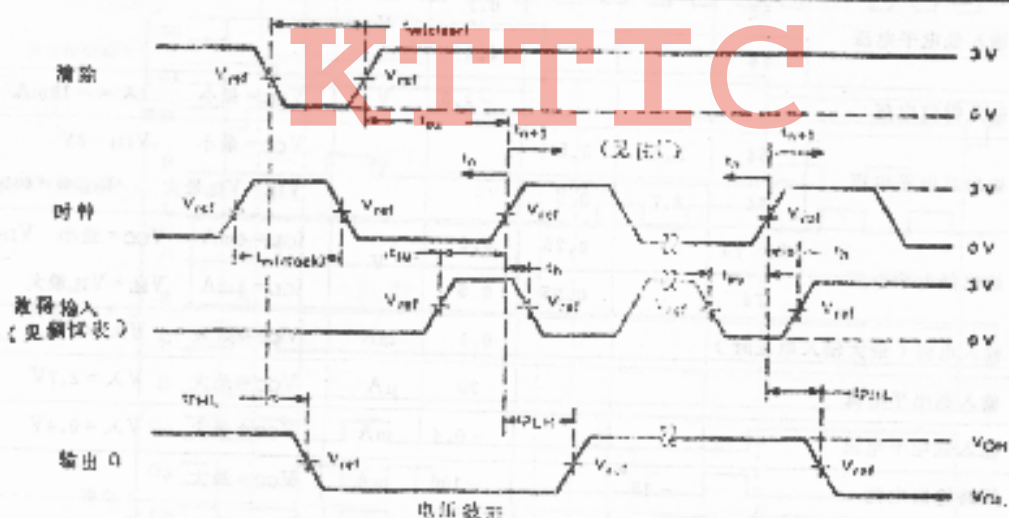
当两方式控制输入为“低”时,触发器的时钟被禁。

**参数测量资料**



同步输入测试表

被测寄存器输入	$S_1$	$S_0$	被测输出(见注E)
A	4.5V	4.5V	$Q_A(t_0 + 1)$
B	4.5V	4.5V	$Q_B(t_0 + 1)$
C	4.5V	4.5V	$Q_C(t_0 + 1)$
D	4.5V	4.5V	$Q_D(t_0 + 1)$
L系列输入	4.5V	0V	$Q_A(t_0 + 4)$
R系列输入	0V	4.5V	$Q_D(t_0 + 4)$



- 注: A. 时钟脉冲发生器特性如下:  $Z_{out} \approx 50 \Omega$ ,  $PRR \leq 1MHz$ , LS194A,  $t_r \leq 15ns$ ,  $t_f \leq 6ns$ , 测 $f_{max}$ 时,要改变PRR。
- B.  $C_L$ 包括探针和夹具电容。
- C. 所有二极管都是1N3054或1N916。
- D. 每次测试前先加清除脉冲。
- E.  $V_{ref} = 1.5V$ 。
- F. 传输延迟时间( $t_{PLH}$ 和 $t_{PLL}$ )在 $t_{0.5}$ 处测量,用功能测试方法在 $t_{0.4}$ 处检验数据的移位是否合适。
- G.  $t_0$  = 时钟跳变前的位时间。
- $t_{0.1}$  = 1个时钟跳变后的位时间。
- $t_{0.4}$  = 4个时钟跳变后的位时间。

图1. 开关时间

清除, 时钟 $S_0, S_1$ 输入等效电路见附图1,  $R_{eq} = 17K \Omega$ 。输出等效电路见附图11,  $R = 120 \Omega$ 。R, L, A, B, C, E输入等效电路见附图5,  $R_{eq} = 15K \Omega$