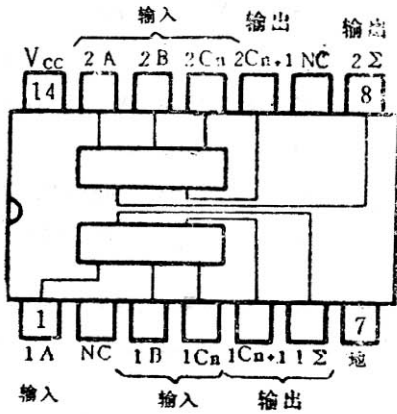


## 54LS183/74LS183 双进位保存全加器

典型参数：加法时间 = 15ns  $P_D = 23mW$

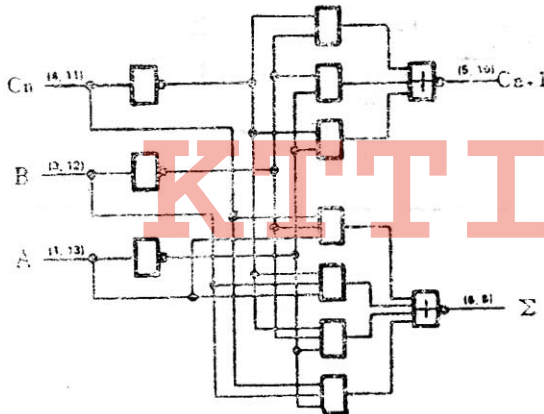
外引线排列图



功能表 (每一加法器)

输入			输出	
$C_n$	B	A	$\Sigma$	$C_{n+1}$
L	L	L	L	L
L	L	H	H	L
L	H	L	H	L
L	H	H	L	H
H	L	L	H	L
H	L	H	L	H
H	H	L	L	H
H	H	H	H	H

逻辑图 (每个加法器)



### 54LS183 / 74LS183 说明：

54LS183 / 74LS183 电路用于每位有单独进位输出的多头输入电路，其保存进位技术可使原码和输出及进位的原码输出 两者的延迟不大于两个门延。本电路采用了高速、高扇出的 LSTTL 电路，但同 DTL 电路和其它 TTL 电路 完全相容。

### 54LS183 / 74LS183 特点：

- 用于对高速华来士树求和的网络
- 高速高扇出的达林顿管输出
- 输入钳位二极管简化系统设计

54LS183 / 74LS183 参数

符 号	参 数 名 称	参 数 值			单 位	
		最 小	典 型	最 大		
V <sub>CC</sub>	电源电压	54LS183	4.5	5	5.5	V
		74LS183	4.75	5	5.25	
I <sub>OH</sub>	输出高电平电流				-400	μA
I <sub>OL</sub>	输出低电平电流	54LS183			4	mA
		74LS183			8	
T <sub>A</sub>	工作温度	54LS183	-55		125	℃
		74LS183	0		70	

符 号	参 数 名 称	参 数 值			单 位	测 试 条 件
		最 小	典 型	最 大		
V <sub>IH</sub>	输入高电平	2			V	
V <sub>IL</sub>	输入低电平	54LS183		0.7	V	
		74LS183		0.8	V	
V <sub>CD</sub>	输入钳位电压			-1.5	V	V <sub>CC</sub> =最小 I <sub>I</sub> =-18mA
V <sub>OH</sub>	输出高电平	54LS183	2.5	3.4	V	V <sub>CC</sub> =最小 V <sub>IH</sub> =2V V <sub>IL</sub> =最大 I <sub>OH</sub> =-400 μA
		74LS183	2.7	3.4		
V <sub>OL</sub>	输出低电平	54,74	0.25	0.4	V	I <sub>OL</sub> =4mA V <sub>CC</sub> =最小 I <sub>OL</sub> =8mA V <sub>IL</sub> =最大 V <sub>IH</sub> =2V
		74LS183	0.35	0.5		
I <sub>I</sub>	输入电流 (最大输入电压下)			0.3	mA	V <sub>CC</sub> =最大 V <sub>I</sub> =2.7V
I <sub>IH</sub>	输入高电平电流			60	μA	V <sub>CC</sub> =最大 V <sub>I</sub> =7V
				0.1	mA	
I <sub>IL</sub>	输入低电平电流			-1.2	mA	V <sub>CC</sub> =最大 V <sub>I</sub> =0.4V
I <sub>OS</sub>	输出短路电流	-15		-100	mA	V <sub>CC</sub> =最大 注1
I <sub>CCH</sub>	输出高电平电源电流		8	14	mA	V <sub>CC</sub> =最大 注2
I <sub>CCL</sub>	输出低电平电源电流		10	17	mA	V <sub>CC</sub> =最大 注3
t <sub>PHL</sub>	关闭延迟		9	15	ns	C <sub>L</sub> =15pF
t <sub>PLH</sub>	导通延迟		20	33	ns	R <sub>L</sub> =2kΩ V <sub>CC</sub> =5.0V

输入等效电路见图1. Req = 6kΩ

输出等效电路见图11. R = 120Ω

注 1. 输出短路一次不能超过一个, 短路时间不能超过1 秒

注 2. I<sub>CCH</sub>在所有输出开路 and 所有输入接4.5V条件下测量

注 3. I<sub>CCL</sub>在所有输出开路 and 所有输入接地条件下测量