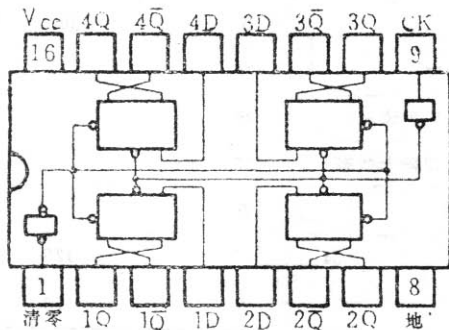


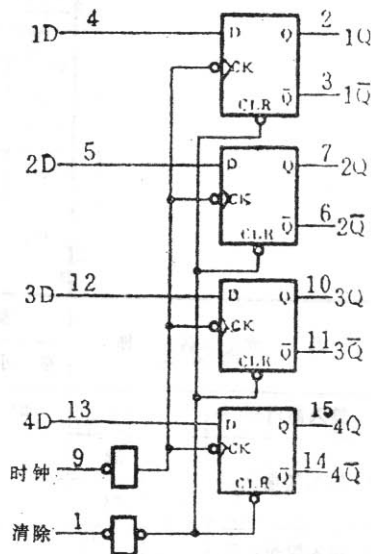
54LS175/74LS175 四D触发器 (互补输出)

典型参数: $f = 40\text{MHz}$ 、 $P_d = 14\text{mw}$ /每触发器

外引线排列及逻辑图



逻辑图



特点:

- LS175是双向输出的4 D触发器。
- LS175的性能范围:
最大时钟频率40MHz; 每触发器的典型功耗14mw。
- 有缓冲时钟输入和直接清零输入。
- 每个触发器都有单独的数据输入。
- 应用包括:
缓冲/存放寄存器; 移位寄存器; 图形发生器。

H = 高电平 (稳态)

L = 低电平 (稳态)

X = 任意

↑ = 从低电平过渡到高电平。

Q_0 = 建立稳态输入条件之前的Q电平。

功能表 (每触发器)

输 入		输 出	
清除	时钟	Q	\bar{Q}
L	×	L	H
H	↑	H	L
H	↑	L	H
H	L	Q_0	\bar{Q}_0

54LS175 / 74LS175 说明

54LS175 / 74LS175 电路是双向正沿触发的4D触发器, 有公共时钟和清零, 每个触发器都为互补输出。满足建立时间的D输入信息, 可在时钟脉冲正跃变沿上补传至Q输出。时钟的触发产生于特定的电压电平止, 同正跃变脉冲的跃变时间无直接关系。不管时钟输入电平是高是低, D输入信号在输出处没有影响。

54LS175 / 74LS175 参数表

符号	参 数 名 称		参 数 值			单 位
			最 小	典 型	最 大	
V _{CC}	电源电压	54LS175	4.5	5	5.5	V
		74LS175	4.75	5	5.25	
I _{OH}	输出高电平电流				-400	μA
I _{OL}	输出低电平电流	54LS175			4	mA
		74LS175			8	
f _{CK}	时钟频率		0		30	MHz
t _w	时钟或清除脉冲宽度		20			ns
t _{su}	建立时间	数据输入	20			ns
		清除无效态	25			
t _h	数据维持时间		5			ns
T _A	工作环境温度	54LS175	-55		125	℃
		74LS175	0		70	

符 号	参 数 名 称		参 数 值			单 位	测 试 条 件	
			最 小	典 型	最 大			
V _{IH}	输入高电平		2			V		
V _{IL}	输入低电平	54LS175			0.7	V		
		74LS175			0.8	V		
V _{CD}	输入钳位电压			-0.65	-1.5	V	V _{CC} =最小	I _I =-18mA
V _{OH}	输出高电平	54LS175	2.5	3.5		V	V _{CC} =最小	V _{IH} =2V
		74LS175	2.7	3.5			V _{IL} =最大	I _{OH} =-400 μA
V _{OL}	输出低电平	54,74		0.25	0.4	V	I _{OL} =4mA	V _{CC} =最小
		74LS175		0.35	0.5		I _{OL} =8mA	V _{IL} =最大 V _{IH} =2V
I _I	输入电流 (最大输入电压时)				0.1	mA	V _{CC} =最大	V _I =7V
I _{IH}	输入高电平电流				20	μA	V _{CC} =最大	V _I =2.7V
I _{IL}	输入低电平电流				-0.4	mA	V _{CC} =最大	V _I =0.4V
I _{OS}	输出短路电流		-15		-100	mA	V _{CC} =最大	
I _{CC}	电源电流			11	18	mA	V _{CC} =最大	注
f _{max}	最大时钟频率		30	40		MHz		
t _{PLH}	由清零到输出			16	25	ns	C _L =15pF R _L =2KΩ	
t _{PHL}				23	35	ns		
t _{PLH}				20	30	ns		
t _{PHL}				21	30	ns		

54LS175 / 74LS175注: 测I_{CC}时, 所有输出开路, 所有数据输入和清零输入加4.5V, 在时钟瞬时接地后, 再接4.5V, 然后测试I_{CC}。输入、输出等效电路同LS174