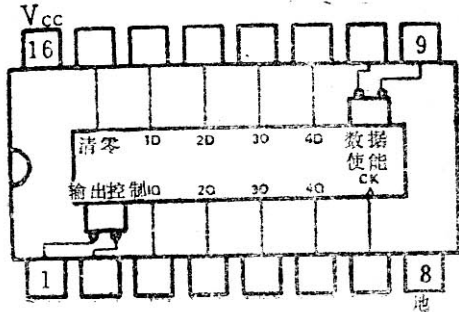


## 54LS173/74LS173 四位D型寄存器 (三态)

典型参数:  $t_{pd} = 18ns$   $P_d = 85mw$

### 外引线排列及逻辑图



### 说明

LS173四位寄存器中有若干D型触发器，它的特点是采用图腾柱三态输出，可以驱动大电容或低阻抗负载。高阻第三态和高电平驱动使这些触发器可以直接接系统总线、直接驱动总线，而不需要接口或升压元件。在一条公共总线上可以接多达128个74LS173输出，而这些输出仍旧可分别驱动两个54LS/74LS系列TTL标准负载。同样，在一条公共总线上，也可接多达49个74LS173输出，而这些输出仍可分别驱动一个外加的54LS/74LSTTL普通负载，为了尽量减小在相反电平下两个输出占用一根公共总线的可能性，输出控制线路设计成平均输出禁止时间短于平均输出使能时间。

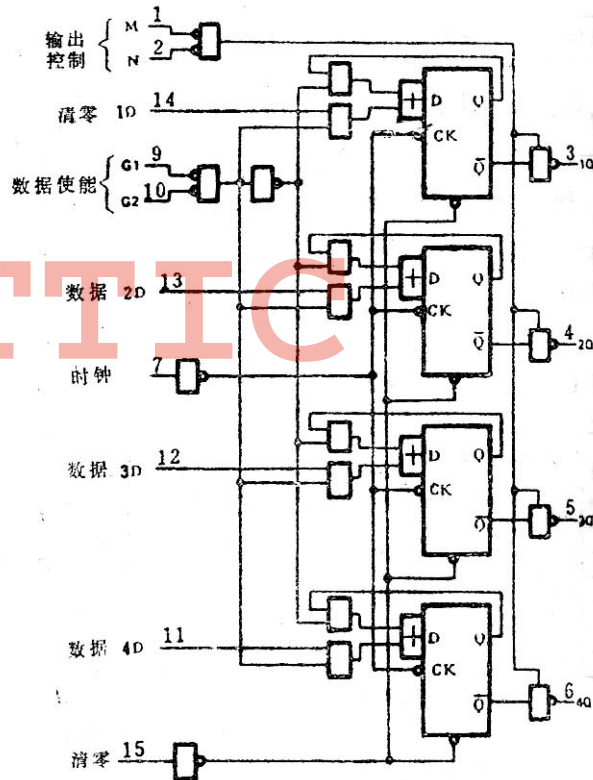
LS173的门控使能输入是为控制数据进入触发器而设置的。当两个数据使能输入都为低电平时，D输入的数据在下一个缓冲时钟输入正跳变时送入它们各自的触发器。LS173也没有门输出控制的输入。当两者都为低电平时，四个输出的正常逻辑状态(高电平或低电平)可以驱动负载或总线。如果任何一个输出控制输入为高电平，则时钟电平可以单独禁止输出。于是输出呈现高阻状态，它既不给总线加负载也不驱动总线。详细的工作情况在功能表中给出。

### 功能表

清除	时钟	数据使能		数据 D	输出 Q
		G1	G2		
H	×	×	×	×	L
L	L	×	×	×	$Q_0$
L	↑	H	×	×	$Q_0$
L	↑	×	H	×	$Q_0$
L	↑	L	L	L	L
L	↑	L	L	H	H

只要M或N(或两者)为高，输出则不能达到高阻态；在触发器的时序工作仍不受影响。

### 逻辑图



54LS173 / 74LS173 参数

符号	参 数 名 称		参 数 值			单 位
			最 小	典 型	最 大	
V <sub>CC</sub>	电源电压	54LS173	4.5	5	5.5	V
		74LS173	4.75	5	5.25	
I <sub>OH</sub>	高电平输出电流	54LS173			-1	mA
		74LS173			-2.6	
I <sub>OL</sub>	低电平输出电流	54LS173			12	mA
		74LS173			24	
f <sub>CK</sub>	输入时钟频率		0		30	MHz
t <sub>w</sub>	时钟或清除脉冲宽度		20			ns
t <sub>su</sub>	建立时间	数据使能	17			ns
		数据	17			
		清除无效态	10			
t <sub>h</sub>	保持时间	数据使能	0			ns
		数据	0			
T <sub>A</sub>	工作环境温度	54LS173	-55		125	°C
		74LS173	0		70	

KTTIC

54LS173 / 74LS173 参数

符号	参数名称		参 数 值			单位	测 试 条 件	
			最小	典型	最大			
V <sub>IH</sub>	输入高电平		2			V		
V <sub>IL</sub>	输入低电平	54LS173			0.7	V		
		74LS173			0.8	V		
V <sub>CD</sub>	输入钳位电压				-1.5	V	V <sub>CC</sub> =最小	I <sub>I</sub> =-18mA
V <sub>OH</sub>	输出高电平电压	54LS173	2.4	3.4		V	V <sub>CC</sub> =最小	V <sub>IH</sub> =2V
		74LS173	2.4	3.1			V <sub>IL</sub> =最大	I <sub>OH</sub> =最大
V <sub>OL</sub>	输出低电平电压	54LS173		0.25	0.4	V	V <sub>CC</sub> =最小	I <sub>OL</sub> =12mA
		74LS173		0.35	0.5		V <sub>IL</sub> =0.8V	I <sub>OL</sub> =24mA
I <sub>O</sub>	关态（高阻抗） 输出电流	54LS173			20		V <sub>CC</sub> =最大	V <sub>O</sub> =2.7V
		74LS173			-20		V <sub>IH</sub> =2V	V <sub>O</sub> =0.4V
I <sub>I</sub>	最大输入电压时的输入电流				0.1	mA	V <sub>CC</sub> =最大	V <sub>I</sub> =7V
I <sub>IH</sub>	高电平输入电流				20	uA	V <sub>CC</sub> =最大	V <sub>I</sub> =2.7V
I <sub>IL</sub>	低电平输入电流				-0.4	mA	V <sub>CC</sub> =最大	V <sub>I</sub> =0.4V
I <sub>OS</sub>	短路输出电流		-30		-130	mA	V <sub>CC</sub> =最大	
I <sub>CC</sub>	电源电流			17	30	mA	V <sub>CC</sub> =最大	
f <sub>max</sub>	最高时钟频率		30	50		MHz		
t <sub>PHL</sub>	从清除输入，输出从高到低的传输延迟时间			20	30	ns	C <sub>L</sub> =45pF	
t <sub>PLH</sub>	从时钟输入，输出从低到高的传输延迟时间			16	29	ns		
t <sub>PHL</sub>	从时钟输入，输出从高到低的传输延迟时间			20	30	ns		
t <sub>PZH</sub>	高电平输出使能时间			13	21	ns		
t <sub>PZL</sub>	低电平输出使能时间			24	36	ns		
t <sub>PHZ</sub>	高电平输出禁止时间			11	17	ns	C <sub>L</sub> =5pF	
t <sub>PLZ</sub>	低电平输出禁止时间			15	23	ns	C <sub>L</sub> =5pF	

输入等效电路见附图1. R<sub>eq</sub> = 20kΩ

输出等效电路见附图12. R = 100Ω