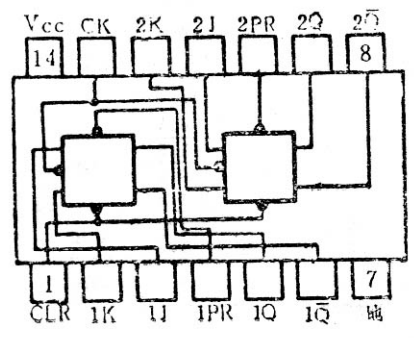


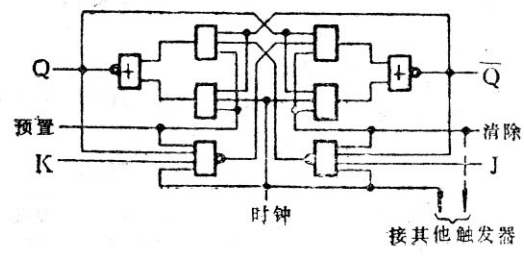
54LS114A/74LS114A 负沿触发双J-K触发器 (带预置端, 公共清除端和公共时钟端)

典型参数: $f_{max} = 45\text{MHz}$ $P_D = 10\text{mw/触发器}$

外引线排列图



逻辑图



功能表

输 入		输 出			
预置	清除	时钟	清除		
J	K	Q	Q̄		
L	H	×	×	H	L
H	L	×	×	L	H
L	L	×	×	H.	H.
H	H	↓	L	Q ₀	Q ₀
H	H	↓	H	H	L
H	H	↓	L	L	H
H	H	↓	H	触	发
H	H	H	×	Q ₀	Q ₀

• 这种情况是不稳定的。即当预置和清除输入回到高电平时, 状态将不能保持。

54LS114A / 74LS114A 推荐工作条件

参 数 名 称	系 列	最 小	典 型	最 大	单 位
电源电压, V_{CC}	54LS114A	4.5	5	5.5	V
	74LS114A	4.75	5	5.25	
高电平输出电流, I_{OH}				-400	μA
低电平输出电流, I_{OL}	54LS114A			4	mA
	74LS114A			8	
时钟频率, f_{CK}			0	30	MHz
脉冲宽度, t_w	时钟高	20			ns
	预置或清除低	25			
建立时间, t_{su}	高电平数据	20 ↓			ns
	低电平数据	20 ↓			
保持时间, t_h		0 ↓			ns
工作环境温度, T_A	54LS114A	-55		125	$^{\circ}\text{C}$
	74LS114A	0		70	

↓ 箭头表示时钟脉冲参考沿, ↑ 为上升沿, ↓ 为下降沿。

54LS114A / 74LS114A 电特性 (除另有注明外, 均指推荐工作环境温度下)

参 数		测 试 条 件※	最 小	典 型	最 大	单 位
高电平输入电压 V_{IH}			2			V
低电平输入电 V_{IL}	54LS114A				0.7	V
	74LS114A				0.8	
输入钳位电压 V_{CD}		$V_{CC}=\text{MIN}$ $I_I=-18\text{mA}$			-1.5	V
高电平输出电 V_{OH}	54LS114A	$V_{CC}=\text{MIN}$ $V_{IH}=2\text{V}$	2.5	3.4		V
	74LS114A	$V_{IL}=\text{MAX}$ $I_{OH}=-400\mu\text{A}$	2.7	3.4		
低电平输出电 V_{OL}	54LS114A	$V_{CC}=\text{MIN}$		0.25	0.4	V
	74LS114A	$V_{IL}=\text{MAX}$ $I_{OL}=\text{MAX}$		0.35	0.5	
	74LS 系列	$V_{IH}=2\text{V}$ $I_{OL}=4\text{mA}$		0.25	0.4	
最大输入电压 下	J、K	$V_{CC}=\text{MAX}$ $V_I=7\text{V}$			0.1	mA
	清除				0.6	
	预置				0.3	
	时钟				0.8	
高电平输入电 流	J、K	$V_{CC}=\text{MAX}$ $V_I=2.7\text{V}$			20	μA
	清除				120	
	预置				60	
	时钟				160	
低电平输入电 流	J、K	$V_{CC}=\text{MAX}$ $V_I=0.4\text{V}$			-0.4	mA
	清除				-1.6	
	预置				-0.8	
	时钟				-1.6	
短路输出电流 ○	54LS114A	$V_{CC}=\text{MAX}$	-20		-100	mA
	74LS114A		-20		-100	
电源电流 总 I_{CC}		$V_{CC}=\text{MAX}$ 见注 1		4	6	mA

※对于表示为 MIN 或 MAX 的条件, 使用推荐工作条件下规定的适当值。

·所有典型值均指 $V_{CC}=5\text{V}$, $T_A=25^\circ\text{C}$ 下的值。

○输出短路一次不能超过 1 个, 而且短路时间不能超过 1 秒。

注 1: 当所有输出开路时, I_{CC} 在 Q 和 \bar{Q} 输出依次为高电平下测量。测量时, 时钟输入接地。

54LS114A / 74LS114A 开关特性

参 数	从 (输入)	到 (输出)	单 位	参 数 值			测 试 条 件
				最 小	典 型	最 大	
f_{max}			MHz	30	45		$V_{CC}=5\text{V}$ $C_L=15\text{pF}$ $R_L=2\text{k}\Omega$ 见注 2
t_{PLH}	清零、预置	Q 或 \bar{Q}	ns		15	20	
t_{PHL}	或时钟				15	20	

f_{max} =最大时钟频率。 t_{PLH} =输出从低到高的传输延迟时间。

t_{PHL} =输出从高到低的传输延迟时间。

注 2: 负载电路和电压波形示于本书后面。

每个输入的等效电路见附图 1

I_{IL} 最大
-0.4mA R_{eq}
17k Ω
-0.8mA 8.25 k Ω
-1.6mA 4.1 k Ω

所有输出的典型电路见附图 14 $R=120\Omega$